

Table des matières

Avant-propos	1
Introduction	7
Chapitre 1. Pipeline et machine à états	9
1.1. Mécanisme du pipeline	9
1.1.1. Découpage fonctionnel.	9
1.1.2. Structure de base	11
1.1.3. Pipelines à vagues et à bulles	12
1.1.4. Pipeline asynchrone	15
1.2. Application à la SRAM.	19
1.2.1. Découpage fonctionnel.	19
1.2.2. Découpage fonctionnel appliqué au modèle statique	20
1.2.3. États d'une SSRAM	24
1.3. Pipeline d'une SDRAM	26
1.4. Conclusion	28
Chapitre 2. Modèle synchrone de base de la mémoire vive statique	31
2.1. Les débuts.	31
2.1.1. Aspects logiques	32
2.1.2. Aspects temporels.	33
2.2. Mémoire auto-synchronisée	39

2.3. SRAM à transfert synchrone	40
2.4. Modèles dérivés	48
2.4.1. SSRAM à écriture tardive	48
2.4.2. SSRAM à transfert en rafale	50
2.5. Conclusion	54

Chapitre 3. Modèles synchrones évolués

de la mémoire vive statique 57

3.1. SSRAM à latence lecture-à-écriture nulle	57
3.2. SRAM synchrone à double taux de transfert	64
3.3. SRAM synchrone à quadruple taux de transfert	73
3.4. SigmaSRAM	77
3.5. Conclusion	82

Chapitre 4. Modèle synchrone de base

de la mémoire vive dynamique 85

4.1. Les ancêtres.	86
4.2. SDR SDRAM	87
4.2.1. Organisation fonctionnelle	88
4.2.2. Commandes	90
4.2.3. Opérations de lecture et d'écriture	93
4.2.4. Temps caractéristiques	96
4.2.5. Machine à états	99
4.2.6. Rafraîchissements.	100
4.2.7. Interfaçage	101
4.2.8. Registre.	102
4.3. HSDRAM.	105
4.4. Conclusion	105

Chapitre 5. Modèles dynamiques à double accès synchrones . . . 107

5.1. DDR de première génération	107
5.2. DDR2 SDRAM	117
5.2.1. Interfaçage externe	119
5.2.2. Diagramme d'états	120
5.2.3. Caractéristiques spécifiques	120
5.2.4. Rafraîchissement	128

5.3. DDR3 SDRAM	128
5.3.1. Interfaçage externe	129
5.3.2. Machine à états finie	131
5.3.3. Caractéristiques spécifiques	131
5.4. DDR4 SDRAM	136
5.5. DDR5 SDRAM	137
5.5.1. Interfaçage externe	137
5.5.2. Caractéristiques spécifiques	139
5.6. DDR6 SDRAM	140
5.7. Compatibilités des facteurs de forme des modules	141
5.7.1. Compatibilités	141
5.7.2. Notion de rangée	141
5.7.3. Familles d'ordinateurs cibles	144
5.7.4. Modules des quatre premières familles de SDRAM	144
5.8. Conclusion	144
 Conclusion	 157
 Annexe. Exercices	 165
 Liste des acronymes	 171
 Bibliographie	 187
 Index	 195
 Sommaire de <i>La mémorisation dans les ordinateurs 1</i>	 201
 Sommaire de <i>La mémorisation dans les ordinateurs 2</i>	 203
 Sommaire de <i>La mémorisation dans les ordinateurs 3</i>	 207