

## Avant-propos

« Pour les aider à se débarrasser de tout ce qu'il ne fallait pas savoir, les Shadoks avaient créé l'Antimémoire. C'était un grand machin à base de mécaniques subtiles telles que poubelles à tiroir, concasseurs de connaissances, broyeurs à savoir, etc. »

Les Shadoks<sup>1</sup>,  
concernant l'ordinateur

Les systèmes informatiques (matériels et logiciels) deviennent de plus en plus complexes, enfouis et transparents. Il devient alors difficile de retrouver les concepts de base pour comprendre finement leur fonctionnement. Pour y arriver, une voie est de s'intéresser à l'histoire du domaine. Une deuxième voie est de s'imprégner de la technologie par la lecture de brevets et de feuilles de caractéristiques (*datasheets*) de composants électroniques. Une dernière, et non des moindres, est de lire des articles de recherche. Nous avons essayé de suivre ces trois voies tout au long de la rédaction de cette série d'ouvrages, dans le but d'expliquer le fonctionnement matériel de la fonction de mémorisation dans un ordinateur, sous la forme d'un composant ou

---

1. Créés par Jacques Rouxel, les Shadoks sont les personnages principaux d'un dessin animé expérimental issu du Service de la recherche de l'Office de radiodiffusion-télévision française (ORTF). Ce feuilleton quotidien culte d'une durée de 2 minutes était diffusé sur la première chaîne de l'ORTF (la seule à l'époque !) à partir de 1968. Ces oiseaux étaient dessinés de manière schématique et rapide grâce à l'appareil expérimental appelé *animographe*. Les Shadoks sont ridicules, bêtes et méchants. Ils sont dotés de moyens intellectuels parfaitement anormaux. Par exemple, ils sont connus pour le fait de pomper, on ne sait plus pour quelle raison ! Le vocabulaire de leur langue se résume à quatre mots : GA, BU, ZO et MEU qui sont aussi les quatre chiffres de leur système de numération (base 4) et les notes musicales de leur gamme tétra-tonique. Leur philosophie se résume à des devises célèbres comme celle citée dans cet ouvrage.

d'un (sous-)système complet comme un ensemble de barrettes mémoires lié à un canal ou un périphérique de mémoire de masse.

## À propos de l'ouvrage

Dans cette deuxième série d'ouvrages, nous nous intéressons à une fonction essentielle de l'ordinateur qui est la mémorisation, les deux autres fonctions étant le calcul, abordé dans les volumes 1 à 5 de *Le microprocesseur* (Darche 2021a, 2021b, 2021c, 2021d, 2021e), et la communication. Plus de soixante-dix années de recherche et d'industrialisation sont retracées. L'ordre de présentation des modèles de mémoires a été choisi selon une complexité croissante des concepts de mémorisation et de l'interfaçage.

Le volume 1 (Darche 2025) est l'objet des prolégomènes à ce domaine. Après une présentation des caractéristiques principales d'une mémoire générique, des technologies passées et présentes et une définition du concept de hiérarchie des mémoires, il s'est intéressé à l'organisation fonctionnelle interne d'une mémoire générique à semi-conducteurs (*solid-state memory*) à accès aléatoire en présentant ses principaux blocs fonctionnels. Les aspects externes d'un système de mémoires ont ensuite été développés comme l'interfaçage, l'amélioration des performances et la notion de couplage. Des notions complémentaires comme le cadrage et l'ordre de rangement des informations, la topographie de la mémoire et la détection/correction des erreurs ont conclu l'ouvrage. Une introduction aux codes détecteurs et correcteurs d'erreur a été proposée en annexe.

Le présent volume s'intéresse à la cellule de mémorisation statique et au composant associé nommé mémoire vive statique. Une première partie présente les caractéristiques temporelles principales d'une mémoire à accès aléatoire et ses caractéristiques électriques et mécaniques dont l'encapsulation classique d'un circuit intégré et celle spécifique. Une seconde partie détaille la première catégorie de mémoires vives à semi-conducteurs à accès aléatoire ou RAM (*Random Access Memory*), qui est le modèle statique en version asynchrone désigné sous l'acronyme SRAM (*Static RAM*). En particulier, ses caractéristiques temporelles, électriques et mécaniques sont détaillées. L'annexe rappelle le fonctionnement de la diode et du transistor et elle détaille les familles logiques.

Le volume 3 présente le modèle dynamique asynchrone ou DRAM (*Dynamic RAM*) avec sa cellule de mémorisation, son fonctionnement interne, son interface et ses modes de fonctionnement externes. Les nouvelles approches de cellules avec, en particulier, l'approche 3D, terminent l'ouvrage.

Les volumes 4 et 5 abordent leurs versions synchrones basées sur la communication par cycle désignées sous les acronymes SSRAM et SDRAM (la première lettre de leur acronyme signifiant *Synchronous*) et la communication par paquets (RDRAM pour *Rambus DRAM* et SLDRAM pour *Synchronous-Link DRAM*).

Le volume 6 détaille la mémoire morte à semi-conducteurs et les mémoires non volatiles (NVM pour *Non Volatile Memory*) émergentes. La mémoire morte ou ROM (*Read-Only Memory*) est indispensable à l'ordinateur, qu'il soit à usage général ou spécialisé comme un système embarqué (SEm). Sa caractéristique principale est l'absence de volatilité, c'est-à-dire la perte de l'information avec l'arrêt de l'alimentation électrique. Elle stocke le micrologiciel ou *firmware* avec, en particulier, les programmes d'initialisation, de test et d'amorce (*boot*, voir section 3.5.3 de (Darche 2021e)) exécutés à la mise en route et des informations de configuration qui, en leur absence, ferait que l'ordinateur ne pourrait démarrer. Les technologies actuelles de fabrication des circuits intégrés atteignent leurs limites. C'est ce que les spécialistes nomment le mur de briques rouges (*red brick wall*, voir la section 1.5 de (Darche 2021a)), qui est la limite physique de la finesse de la gravure des circuits intégrés. Les mémoires émergentes tentent de dépasser cette contrainte. Elles sont soit au stade industriel, soit au stade du prototype, au niveau de la puce ou de la cellule de mémorisation, voire du concept. Les modèles industriels présentés sont les mémoires ferroélectriques, magnétiques et à changement de phase.

Le volume 7 avec les mémoires vives spécialisées s'intéresse aux politiques de gestion (*management strategy or policy*) de la mémoire autre que l'accès aléatoire. Les politiques simples comme celle de « la donnée la première entrée est la première sortie » de la pile ou celle de « la donnée la dernière entrée est la première sortie » de la file y sont d'abord étudiées. Des modèles de mémoires dont l'interface ou la structure interne diffère de la DRAM classique mais qui restent à accès aléatoire, au moins pour un port de communication, sont ensuite présentés. Il s'agit des mémoires à pseudo-interface, à antémémoire et à applications spécifiques destinées en particulier à l'affichage.

Le volume suivant aborde la notion de cache. Ce mécanisme fonctionnellement transparent joue un rôle essentiel dans la hiérarchie des mémoires, car il permet d'améliorer de manière significative les performances des microprocesseurs modernes (c'est-à-dire à partir des années 1990) et des périphériques, principalement de mémorisation.

Le volume 9 détaille la notion de mémoire virtuelle (MV). Elle a été proposée pour répondre à trois besoins essentiels de l'ordinateur. Il s'agit de la protection, de la translation de zone(s) mémoire(s) et de l'accroissement de la taille de l'espace de programmation. La réponse globale a été la correspondance d'adresse (*address mapping*) en séparant la mémoire logique de la mémoire physique grâce à des adressages distincts.

Les références dans le texte suivent la convention suivante : « voir section VI-4.3 », par exemple, signifie se référer à la section 4.3 du volume 1, c'est-à-dire de (Darche 2025). Sans indication d'un numéro de volume, il s'agit d'une référence dans le volume courant.

La forme italique est utilisée pour des termes en langue étrangère comme l'anglais ou ancienne comme le latin.

## Une organisation à plusieurs niveaux

Chaque volume de la série glisse progressivement du conceptuel vers l'implémentation matérielle. La pédagogie a été mon souci principal, sans pour autant négliger l'aspect formel. La lecture se veut à plusieurs niveaux. Chaque lecteur puisera les connaissances adaptées avant d'aborder la compréhension de certaines parties plus difficiles. Les connaissances, à quelques exceptions près, ont été présentées linéairement et de la manière la plus exhaustive possible. Des exemples concrets puisés dans les technologies anciennes et actuelles illustrent les concepts théoriques.

Si nécessaire, des exercices complètent l'apprentissage en étudiant de manière plus approfondie certains mécanismes. Chaque volume se termine par les références bibliographiques renvoyant aux articles de recherche, aux ouvrages ou aux brevets à l'origine des concepts et ceux, plus récents, reflétant l'état de l'art. Ces références permettent au lecteur de trouver plus de renseignements ou d'informations théoriques. Une liste des acronymes employés et un index couvrant l'ensemble de l'ouvrage s'y trouvent aussi.

Cette série d'ouvrages consacrée à la mémorisation dans les ordinateurs est le fruit de plus de quarante ans de pérégrinations dans les mondes électronique, micro-électronique et informatique. J'espère qu'elle vous apportera une connaissance suffisante, à la fois pratique et théorique pour, ensuite, vous spécialiser dans l'un de ces domaines. Je vous souhaite pour ce second ouvrage une agréable balade dans ces différents mondes...

**REMARQUE.** Il ne s'agit pas d'un ouvrage sur la technologie de fabrication des puces mémoires, bien que le sujet soit abordé. Une liste de références bibliographiques est donnée en fin d'ouvrage.

Comme il s'agit d'un ouvrage introductif au domaine de la mémorisation, des références de composants industriels de toute époque sont citées. Les noms des sociétés sont ceux d'origine, même si certaines ont fusionné. Cela permettra en particulier aux lecteurs de retrouver sur Internet les feuilles de caractéristiques des

circuits intégrés cités et les documentations d'origine et de les étudier en relation avec cet ouvrage.

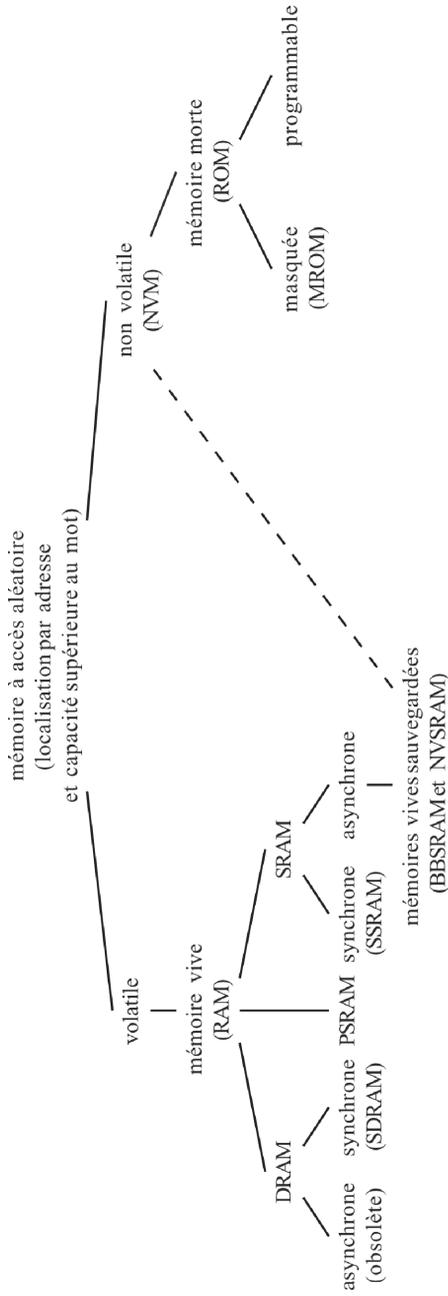
Les concepts présentés reposent sur les notions étudiées dans les ouvrages (Darche 2000, 2002, 2003, 2004, 2021a, 2021b, 2021c, 2021d, 2021e) qu'il est recommandé de lire au préalable.

## Introduction

Dans cette deuxième série d'ouvrages, nous nous intéressons à une fonction essentielle de l'ordinateur qui est la mémorisation. Faire une classification des mémoires est très difficile du fait que le nombre de familles est élevé et que la technologie évolue très rapidement. Nous avons classé les mémoires selon leur caractère de volatilité (figure I.1). Deux grandes familles existent : la mémoire vive ou RAM (*Random Access Memory*) et la mémoire permanente. La première perd ses informations lors d'un arrêt de l'alimentation électrique de la puce, d'où la deuxième appellation de « mémoire volatile ». La mémoire permanente (NVM, *Non Volatile Memory*) a, selon le type, une durée de rétention d'information variable. Ce temps est, par exemple, égal à dix ans pour une mémoire morte programmable de type flash EEPROM (*Flash EEPROM* ou *FEEPROM*) ou égal à la vie du composant (mémoire morte masquée ou MROM pour *Mask ROM*) ou à l'autonomie de la source d'énergie (BBSRAM, *Battery-Backed SRAM*).

Parmi les mémoires vives, nous distinguons la mémoire vive statique ou SRAM (*Static RAM*) et la mémoire vive dynamique ou DRAM (*Dynamic RAM*). Cette dernière catégorie nécessite un rafraîchissement périodique (période  $T_{\text{ref}} = 32$  ms pour la version synchrone DDR5 à 85 °C typiquement) de l'information stockée sous peine de perte de mémoire ! Il est effectué par une logique spécialisée, en général externe. Lorsque cette dernière est intégrée avec la puce mémoire, on parle de mémoire vive pseudo-statique (voir la section des mémoires à pseudo-interface du volume 7) ou PSRAM (*Pseudo SRAM*). Le caractère synchrone caractérise leurs fonctionnements interne et externe.

La mémoire morte ou ROM (*Read Only Memory*), à l'origine, est à lecture seule. Elle est devenue ensuite programmable. Aujourd'hui, elle est aussi accessible en écriture comme une mémoire vive, mais pour un temps d'accès beaucoup plus élevé.

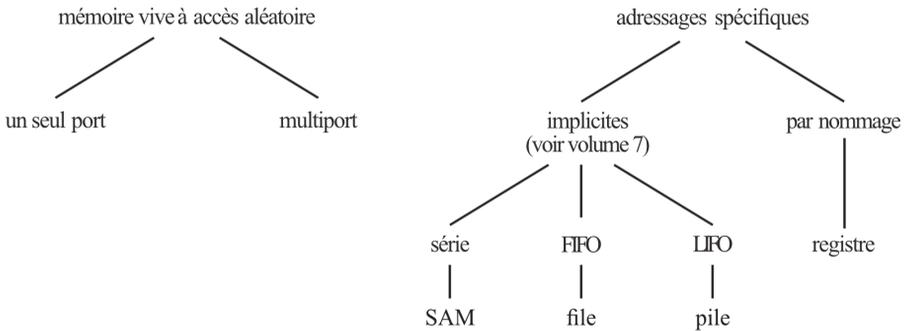


**Figure I.1.** Classification simplifiée des mémoires à semi-conducteurs à accès aléatoire

Les sous-catégories sont présentées dans les volumes 4 à 6. Les mémoires spécifiques c'est-à-dire à politiques d'accès spécialisées, non représentées ici, sont étudiées dans les volumes 7 et 8.

Toutes ces mémoires ont d'abord été fabriquées dans des technologies bipolaires, puis unipolaires (principalement CMOS, *Complementary Metal Oxide Semiconductor*) ou mixte (BiCMOS, *Bipolar and CMOS*). Chaque génération amène son lot d'innovations pour améliorer les performances (temps d'accès, débit, consommation électrique, etc.).

Il est en revanche possible de classer les RAM en fonction du port d'entrée/sortie (E/S ou, en anglais, I/O pour *Input/Output*) ou selon un adressage spécifique (figure I.2). Un port est l'ensemble des liaisons qui permettent de faire entrer et/ou sortir des informations. Un accès multiport permet avec quelques précautions de réaliser des opérations d'E/S en parallèle, multipliant d'autant la bande passante. Le registre (voir section 3.1 de (Darche 2021c)) présente une capacité d'un mot au format  $n$  bits. Il peut être accédé uniquement en lecture ou en lecture/écriture et il fonctionne à la vitesse du composant qui l'héberge. De plus, son adressage pour une utilisation dans un microprocesseur se réalise par nommage (adressage par nom).



**Figure I.2.** Classements par nombre de ports et par adressage implicite

Le tableau I.1 donne les caractéristiques principales des premières mémoires vives. La première mémoire intégrée sous la forme d'un composant industriel fut une SRAM asynchrone de la société Intel sous la référence 3101 fabriquée en technologie bipolaire. Elle fut suivie quelques mois plus tard par une version MOS, issue toujours du même constructeur sous la référence 1101.

| Année        | Référence     | Type | Technologie           | Configuration (octets) | Nombre de broches (DIP) | Temps d'accès (ns) | Temps de cycle (ns) | Remarques                                  |
|--------------|---------------|------|-----------------------|------------------------|-------------------------|--------------------|---------------------|--|
| 1969         | 3101          | SRAM | Bipolaire             | 16 × 4                 | 16                      | 60                 | 60                  | 1 <sup>re</sup> mémoire statique bipolaire |
|              | 3101A         | SRAM | Bipolaire             | 16 × 4                 | 16                      | 35                 | 35                  |  |
| 1973         | 3106/7        | SRAM | Bipolaire             | 256 × 1                | 16                      | 80                 | 80                  |  |
|              | 3106A/7A      | SRAM | Bipolaire             | 256 × 1                | 16                      | 60                 | 60                  |  |
| 1969<br>1970 | 1101<br>1101A | SRAM | MOS statique canal P  | 256 × 1                | 16                      | 1 500              | 1 500               | 1 <sup>re</sup> mémoire statique MOS       |
| 1972         | 2102          | SRAM | MOS statique canal N  | 1 024 × 1              | 16                      | 1 000              | 1 000               |  |
| 1971         | 1103          | DRAM | MOS dynamique canal P | 1 024 × 1              | 18                      | 300                | 600                 | 1 <sup>re</sup> DRAM MOS                   |

**Tableau I.1.** *Caractéristiques des premières SRAM et DRAM commerciales (Intel 1973)*

Lorsqu'un fabricant propose un circuit intégré, il fournit dans un document nommé « feuille de caractéristiques » (*datasheet*) les différentes caractéristiques d'un composant dans des sections séparées. Elle détaille principalement son fonctionnement et ses caractéristiques électriques, temporelles, thermiques et, en fin de document, mécaniques que doit respecter l'électronicien le mettant en œuvre. Un exemple pour la logique intégrée a été présenté dans la section 3.2 de (Darche 2004) et, pour le MPU (*MicroProcessor Unit* ou  $\mu P$ ), dans le chapitre 6 de (Darche 2021c).

Ce second volume s'intéresse à une catégorie qui est la mémoire vive à accès aléatoire dans sa version asynchrone. Il est organisé en deux parties. Les deux premiers chapitres de la première partie détaillent les caractéristiques temporelles, électriques et mécaniques d'une mémoire générique à accès aléatoire. Le chapitre 3 détaille plus spécifiquement l'encapsulation des mémoires. Le chapitre 4 présente les aspects électroniques de l'interfaçage. La seconde partie (chapitres 5 et 6) étudie la mémoire vive statique asynchrone. L'annexe 1 présente la diode et le transistor qui sont les composants actifs de base fonctionnant en commutation au cœur des mémoires. Une fois intégrés, ces composants forment des familles logiques qui sont ensuite détaillées.