

Table des matières

Avant-propos	1
Chapitre 1. Définitions de base	5
1.1. Généralités sur la communication.	5
1.2. Caractéristiques principales	8
1.3. Synchronisme et asynchronisme	16
1.4. Codage de données	26
1.5. Protocole de communication.	27
1.6. Arbitrage d'accès	36
1.7. Conclusion	50
Chapitre 2. Transactions et cycles spéciaux	51
2.1. Transactions	51
2.1.1. Pipeline de transaction	51
2.1.2. Découpage de la transaction.	55
2.2. Cycles spéciaux	56
2.2.1. Gestion des interruptions	58
2.2.2. Gestion de l'accès direct à la mémoire	59
2.2.3. <i>Bus Mastering</i> (BM)	60
2.2.4. Détection et correction d'erreurs	61
2.2.5. Aspect multiprocesseur	61
2.3. Conclusion	62

Chapitre 3. Interface de bus	63
3.1. Modules fonctionnels	63
3.2. Signaux associés	65
3.3. Logique d'interfaçage.	68
3.3.1. Ligne de transmission	69
3.3.2. Intégrité du signal	70
3.3.3. Terminaison d'une ligne	71
3.3.4. Amplificateur et récepteur.	73
3.3.5. Liaisons asymétrique et différentielle	77
3.3.6. Topologies	79
3.3.7. Technologies électroniques	84
3.4. Insertion-retrait sous tension.	84
3.5. Test et débogage	85
3.6. Limites du bus	86
3.7. Conclusion	90
Chapitre 4. Classement des bus	91
4.1. Architecture à bus multiples	91
4.1.1. Bus segmentés	93
4.1.2. Bus hiérarchisés	94
4.1.3. Bus multiples	96
4.1.4. Pont	97
4.2. Classement des bus des systèmes numériques	100
4.2.1. Bus local	100
4.2.2. Bus des mémoires.	101
4.2.3. Bus de liaison	102
4.2.4. Bus d'extension	104
4.2.5. Bus d'expansion.	109
4.2.6. Bus d'E/S.	109
4.2.7. Bus de fond et de milieu de panier	110
4.2.8. Bus de terrain	115
4.2.9. SoC : du bus au réseau	115
4.2.10. Bus d'alimentation	123
4.3. Synthèse : une classification des bus	128
Conclusion	131

Annexe. Exercices	133
Liste des acronymes	137
Bibliographie	153
Index	163
Sommaire de <i>Le microprocesseur 1</i>	185
Sommaire de <i>Le microprocesseur 3</i>	187
Sommaire de <i>Le microprocesseur 4</i>	189
Sommaire de <i>Le microprocesseur 5</i>	191