

Avant-propos

Alessandro CRESTI

*Université Grenoble Alpes, Université Savoie Mont Blanc, CNRS,
Grenoble INP, IMEP-LAHC, Grenoble, France*

Aller *au-delà du CMOS* signifie aller au-delà de la loi de Moore (Moore 1965), qui est essentiellement une loi économique des années passées (Englebart 1960) et décrite plus en détail par Dennard *et al.* (1974) en termes d'échelle de taille et de puissance à chaque nouvelle génération de transistors. L'industrie a suivi ce paradigme pendant plusieurs décennies, au-delà des limites physiques telles que l'échauffement et les effets de canal court. Dans ce contexte, cette recherche a permis le développement de cette ligne en utilisant l'approche dite *more Moore*, qui a été récemment décrite dans le *International Technology Roadmap for Semiconductors (ITRS)*¹, qui a duré jusqu'en 2016.

Ces limites ont au contraire permis le développement de guides de recherche alternatifs connus sous les noms de *More-than-Moore* (Arden *et al.* 2010) et *Beyond CMOS* (Nikonov et Young 2013). Le premier est un changement de paradigme vers des dispositifs différents, qui va au-delà des transistors et inclut, par exemple, le développement de capteurs et de récupération d'énergie. *Beyond CMOS*, au contraire, est encore principalement axé sur les dispositifs logiques, mais comprend différents types de transistors complémentaires aux métal-oxyde-semi-conducteurs. Il s'agit de nouvelles technologies (telles que les transistors à effet tunnel, la spintronique, les memristors ou les dispositifs optiques) et de nouveaux matériaux (tels que les matériaux III-V ou 2D) qui peuvent être utilisés comme alternative au silicium. Une évolution aussi intéressante a également généré de nouvelles avancées scientifiques et économiques. Depuis 2016, le *International Roadmap for Devices and Systems (IRDS)*² a mis l'accent sur ces nouvelles technologies. En outre,

1. <http://www.itrs2.net>.

2. <https://irds.ieee.org>.

de nombreux ouvrages importants dont le contenu est de premier intérêt (Balestra 2014a, 2014b ; Brozek 2014 ; Chen *et al.* 2015 ; King Liu et Kuhn 2015 ; Topaloglu et Wong 2019 ; Dragoman et Dragoman 2021) ont été publiés sur le sujet.

Ce livre se concentre sur certains arguments spécifiques détaillés par des chercheurs éminents et pionniers dans ce domaine. Tous les chapitres contiennent une courte introduction accessible aux lecteurs non spécialisés et une discussion sur les progrès et les tendances récentes.

Les quatre premiers chapitres sont consacrés aux dispositifs à forte pente sous le seuil et aux applications à basse puissance, qui constituent l'un des domaines les plus importants de l'électronique *beyond CMOS*. Les autres chapitres présentent des technologies émergentes plus atypiques.

Plus précisément, le chapitre 1, rédigé par Marco Pala (CN2, CNRS, Université Paris-Saclay, Palaiseau, France), présente l'utilisation possible des semi-conducteurs III-V dans les transistors à effet tunnel pour les applications à forte pente sous le seuil, en particulier en ce qui concerne les limites et les avantages par des simulations numériques de ces dispositifs.

Le chapitre 2, rédigé par Mathieu Luisier (IIS, ETH Zurich, Suisse) et ses collaborateurs, illustre l'utilisation possible des matériaux 2D pour les transistors à effet de champ, sans se limiter aux dichalcogénures de métaux de transition. Les matériaux 2D ont l'avantage d'être extrêmement fins (quelques couches atomiques), permettant ainsi un bon contrôle électrostatique et des applications flexibles.

Dans le chapitre 3, Kaustav Banerjee et Wei Cao (Université de Californie, Santa Barbara, États-Unis) illustre le mécanisme de fonctionnement et la mise en œuvre de dispositifs à pente abrupte basés sur les propriétés de capacité négative de la grille obtenues en utilisant des matériaux ferroélectriques. L'auteur a une vision particulièrement critique du sujet, ce qui sera utile pour présenter au lecteur les applications pratiques de cette technologie.

Dans le chapitre 4, Joris Lacord (CEA, LETI, Université Grenoble Alpes, France) présente le transistor à effet de champ exotique à facteur de pente sous le seuil nul et à ionisation par impact nulle (Z2-FET) basé sur la technologie silicium sur isolant. Ce type de dispositif à forte pente sous le seuil est particulièrement prometteur, entre autres pour des applications dans les mémoires.

Dans le chapitre 5, le domaine de la spintronique 2D est analysé en profondeur par Matthieu Jamet (CEA, CNRS, Grenoble INP, IRIG-Spintec, Université Grenoble Alpes, France), Diogo C. Vaz (CIC nanoGUNE-BRTA, Donostia-San Sebastián, Espagne),

Juan F. Sierra, Josef Světlík et Sergio O. Valenzuela (ICN2, CSIC, BIST, ICREA, Barcelone, Espagne), Bruno Dlubak et Pierre Seneor (Unité mixte de physique, CNRS/Thales, Université Paris-Saclay, Palaiseau, France), Frédéric Bonell (CEA, CNRS, Grenoble INP, IRIG-Spintec, Université Grenoble Alpes, France), Thomas Guillet (ICN2, CSIC, BIST, Barcelone, Espagne) et leurs collaborateurs, surtout du point de vue expérimental. Dans ce chapitre, le terme « 2D » fait référence à la fois aux matériaux 2D, aux gaz d'électrons 2D et aux isolants topologiques 3D, dont les applications vont des mémoires à la logique de transport de spin.

Un sujet plus exotique est présenté au chapitre 6, rédigé par Steven A. Vitale (Laboratoire Lincoln, MIT, Lexington, États-Unis), qui illustre l'utilisation possible du degré de liberté de la vallée et des excitons de vallée en électronique. Cette technologie innovante, basée sur le fait qu'un électron peut occuper différentes vallées dans la structure de bande, est encore prématurée, mais elle offre des perspectives importantes pour les opérations logiques et au-delà, jusqu'à l'informatique quantique.

L'électronique peut également être mise en œuvre par le biais de systèmes moléculaires. Le chapitre 7, rédigé par Dominique Vuillaume (IEMN, CNRS, Villeneuve-d'Ascq, France), est consacré à cette technologie émergente, qui est très prometteuse pour la miniaturisation ultime de l'électronique. La force d'une telle technologie est incroyablement vaste et varie de la mise en œuvre de dispositifs logiques standards à la plasmonique et au transport thermique.

Un autre domaine innovant est l'électronique quantique supraconductrice, présentée au chapitre 8, rédigé par Pascal Febvre (IMEP-LAHC, Université Savoie Mont Blanc, Le Bourget-du-Lac, France) et Sasan Razmkhah (TOBB ETÜ, Ankara, Turquie). Plusieurs applications très prometteuses de la supraconductivité dans le domaine de l'électronique au-delà du CMOS, notamment la réalisation de dispositifs logiques, l'informatique neuromorphique et les qubits supraconducteurs, sont présentées.

Enfin, une technologie totalement alternative, qui consiste à utiliser la lumière au lieu des électrons pour les opérations logiques, est décrite au chapitre 9, rédigé par Wolfram Pernice (Université de Münster, Allemagne) et ses collaborateurs. La possibilité d'intégrer ces opérations dans une seule puce constitue une avancée majeure pour les applications, notamment le calcul massivement parallèle et les réseaux neuronaux efficaces.

L'objectif de cet ouvrage est de fournir au lecteur une vue d'ensemble inédite des principales avancées de la recherche dans ce domaine, en particulier dans les dispositifs logiques *beyond CMOS*, ainsi qu'un aperçu physique détaillé des nouvelles tendances qui inspirent les dispositifs futurs.

Bibliographie

- Arden, W., Michel Brillouët, M., Patrick Coge, P., Mart Graef, M., Bert Huizing, B., Mahnkopf, R. (2010). “More-than-Moore”. White Paper [Online]. Available at: http://www.itrs2.net/uploads/4/9/7/7/49775221/irc-itrs-mtm-v2_3.pdf.
- Balestra, F. (2014a). *Beyond-CMOS Nanodevices 1*. ISTE, London, and John Wiley & Sons, New York.
- Balestra, F. (2014b). *Beyond-CMOS Nanodevices 2*. ISTE, London, and John Wiley & Sons, New York.
- Brozek, T. (2014). *Micro- and Nanoelectronics: Emerging Device Challenges and Solutions*. CRC Press, Boca Raton.
- Chen, A., Hutchby, J., Zhirnov, V., Bourianoff, G. (2015). *Emerging Nanoelectronic Devices*. John Wiley & Sons, Chichester.
- Dennard, R.H., Gaensslen, F.H., Yu, H.N., Rideout, V.L., Bassous, E., LeBlanc, A.R. (1974). Design of ion-implanted MOSFET’s with very small physical dimensions. *IEEE Journal of Solid-State Circuits*, 9(5), 256–268.
- Dragoman, M. and Dragoman, D. (2021). *Beyond CMOS, Atomic-Scale Electronics*. Springer International Publishing, Cham.
- Englebart, D. (1960). Microelectronics and the art of similitude. *IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, 76–77.
- King Liu, T.J. and Kuhn, K. (2015). *CMOS and Beyond*. Cambridge University Press, Cambridge.
- Moore, G.E. (1965). Cramming more components onto integrated circuits. *Electronics*, 38(8), 114–117.
- Nikonov, D.E. and Young, I.A. (2013). Overview of beyond-CMOS devices and a uniform methodology for their benchmarking. *Proceedings of the IEEE*, 101(12), 2498–2533.
- Topaloglu, R.O. and Wong, H.-S.P. (2019). *Beyond-CMOS Technologies for Next Generation Computer Design*. Springer International Publishing, Cham.