

Table des matières

Avant-propos	9
Chapitre 1. Bascules	11
1.1. Introduction	11
1.2. Généralités	11
1.2.1. Bascule SR asynchrone	16
1.2.2. Bascule $\overline{S} \overline{R}$ asynchrone	19
1.2.3. Application : interrupteur antirebond	21
1.3. Bascule SR synchrone	22
1.3.1. Mise en œuvre basée sur la bascule SR asynchrone	22
1.3.2. Mise en œuvre basée sur la bascule $\overline{S} \overline{R}$ asynchrone	24
1.4. Bascule D	25
1.5. Bascule JK	26
1.6. Bascule T	28
1.7. Bascule maître-esclave et bascule à déclenchement par front	29
1.7.1. Bascule maître-esclave	30
1.7.1.1. Bascule D maître-esclave	30
1.7.1.2. Bascule JK maître-esclave	31
1.7.2. Bascule à déclenchement par front du signal d'horloge	33
1.7.2.1. Principe de détection du front	33
1.7.2.2. Bascule D à déclenchement par front	34
1.8. Bascules à entrées prioritaires	37
1.9. Caractéristiques opérationnelles des bascules	40
1.10. Exercices	42
1.11. Solutions	47

Chapitre 2. Compteurs binaires	57
2.1. Introduction	57
2.2. Compteur modulo 4	58
2.3. Compteur modulo 8	59
2.4. Compteur modulo 16	61
2.5. Compteur modulo 10	63
2.6. Compteur avec entrées parallèles de chargement	66
2.7. Décompteur	67
2.8. Compteur synchrone réversible	69
2.9. Décodage d'un compteur	70
2.10. Exercices	71
2.11. Solutions	78
Chapitre 3. Registres à décalage	89
3.1. Introduction	89
3.2. Registre à décalage de type entrée série	89
3.3. Registre à décalage de type entrées parallèles	90
3.4. Registre à décalage bidirectionnel	92
3.5. Banc de registres	94
3.6. Compteur basé sur le principe du registre à décalage	95
3.6.1. Compteur en anneau	96
3.6.2. Compteur Johnson	97
3.6.3. Compteur à rétroaction linéaire	99
3.6.3.1. Compteur quatre bits	100
3.6.3.2. Application : circuit d'autotest	101
3.6.3.3. Registre BILBO	104
3.7. Exercices	105
3.8. Solutions	111
Chapitre 4. Circuits arithmétiques et logiques	121
4.1. Introduction	121
4.2. Additionneur	121
4.2.1. Demi-additionneur	121
4.2.2. Additionneur complet	122
4.2.3. Additionneur à propagation de retenue	124
4.2.4. Additionneur à anticipation de retenue	126
4.2.5. Additionneur à sélection de retenue	128
4.2.6. Additionneur à saut de retenue	129
4.3. Comparateur	131
4.4. Unité arithmétique et logique	134
4.5. Multiplieur	140

4.5.1. Multiplieur de nombres non signés de deux bits	140
4.5.2. Multiplieur de nombres non signés de quatre bits	141
4.5.3. Multiplieur de nombres signés	142
4.6. Diviseur	147
4.7. Exercices	154
4.8. Solutions	164
Chapitre 5. Technologies des circuits intégrés numériques	183
5.1. Introduction	183
5.2. Caractéristiques	183
5.2.1. Tension d'alimentation en courant continu	183
5.2.2. Niveaux logiques	184
5.2.3. Immunité aux bruits	184
5.2.4. Retard de propagation	185
5.2.5. Puissance électrique consommée	185
5.2.6. Sortance ou facteur de charge	185
5.3. Famille logique TTL	186
5.3.1. Transistor bipolaire à jonction	186
5.3.2. Porte NAND TTL	187
5.3.3. Circuit intégré TTL	189
5.4. Famille logique CMOS	189
5.4.1. Transistor MOSFET	189
5.4.2. Portes logiques CMOS	190
5.5. Portes logiques à drain ouvert	192
5.6. Circuit tampon à trois états	194
5.7. Circuit intégré CMOS	195
5.8. Autres familles logiques	195
5.9. Interfaçage des circuits de différentes technologies	195
5.10. Exercices	196
5.11. Solutions	199
Chapitre 6. Mémoires à semi-conducteurs	203
6.1. Introduction	203
6.2. Organisation de la mémoire	203
6.3. Fonctionnement d'une mémoire	205
6.4. Types de mémoires	207
6.4.1. Mémoires mortes	207
6.4.2. Mémoires vives	211
6.4.3. Caractéristiques des différents types de mémoires	216
6.5. Applications	217
6.5.1. Connexion des mémoires	218

6.5.2. Applications	219
6.5.2.1. Exemple 1	219
6.5.2.2. Exemple 2	219
6.5.2.3. Convertisseur de code binaire en code BCD	223
6.5.2.4. Convertisseur de code BCD en code binaire	224
6.6. Autres types de mémoire	226
6.6.1. Mémoire FRAM	227
6.6.2. Mémoire CAM	230
6.6.3. Mémoire à accès séquentiel	231
6.6.3.1. Mémoire FIFO	232
6.6.3.2. Mémoire LIFO	233
6.7. Exercices	234
6.8. Solutions	239
Chapitre 7. Circuits logiques programmables	253
7.1. Généralités	253
7.2. Circuits PLD	254
7.2.1. Cas du circuit PROM	255
7.2.2. Cas du circuit PAL	256
7.2.3. Cas du circuit PLA	256
7.3. Applications	261
7.3.1. Réalisation des fonctions logiques	261
7.3.2. Additionneur deux bits	264
7.3.3. Convertisseurs de code binaire en code BCD et de code BCD en code binaire	268
7.4. Circuits logiques programmables CPLD et FPGA	268
7.4.1. Principe et technologie	269
7.4.2. Circuit CPLD	274
7.4.3. Circuit FPGA	276
7.5. Références	280
7.6. Exercices	280
7.7. Solutions	287
Annexe. Circuits intégrés numériques et logiciels	305
Bibliographie	307
Index	309